

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-328874

(43)Date of publication of application : 30.11.1999

(51)Int.Cl.

G11B 20/14
H03L 7/06

(21)Application number : 10-129282

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 12.05.1998

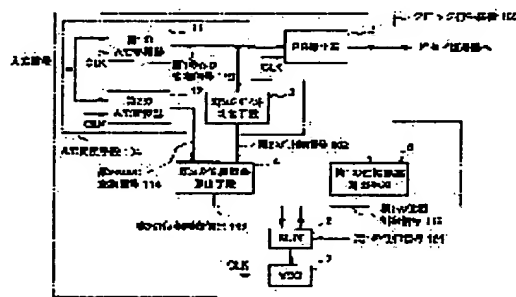
(72)Inventor : OKAMOTO YOSHIFUMI
HAMADA TADAO
NAGANO KOICHI
YAMAMOTO TAKASHI

(54) CLOCK REPRODUCING DEVICE IN DATA REPRODUCING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a clock reproducing device in a data reproducing device which reproduces highly accurately a reference clock.

SOLUTION: This device is provided with a clock reproducing means 7, an A/D converting means 104 having a first A/D converting means 11 converting an input signal to a first A/D conversion signal, a zero cross point discriminating means 3 detecting a period near a zero cross point of an input signal or a signal obtained by A/D-converting an input signal, and a second A/D converting means 12 converting an input signal to a second A/D conversion signal having finer resolution than the first A/D conversion signal at least in a period near the zero cross point, a first phase control signal generating means 5 generating a first phase control signal based on a waveform equalizing means 2, a second phase control signal generating means 4 generating a second phase control signal from the second A/D conversion signal, and a phase control signal selecting means 6 outputting the first phase control signal or the second phase control signal to a clock reproducing means 7 according to an external selecting signal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-328874

(43) 公開日 平成11年(1999)11月30日

(51) Int.Cl.⁶

G 1 1 B 20/14

H 0 3 L 7/06

識別記号

3 5 1

F I

G 1 1 B 20/14

H 0 3 L 7/06

3 5 1 A

B

審査請求 未請求 請求項の数 6 O L (全 18 頁)

(21) 出願番号

特願平10-129282

(22) 出願日

平成10年(1998) 5月12日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 岡本 好史

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72) 発明者 濱田 匡夫

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72) 発明者 永野 孝一

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74) 代理人 弁理士 早瀬 憲一

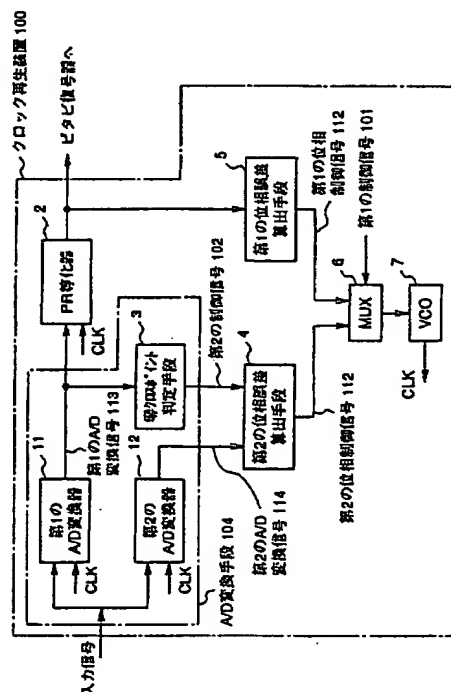
最終頁に続く

(54) 【発明の名称】 データ再生装置におけるクロック再生装置

(57) 【要約】

【課題】 高精度で基準クロックを再生することが可能なデータ再生装置におけるクロック再生装置を提供する。

【解決手段】 クロック再生手段7と、入力信号を第1のA/D変換信号に変換する第1のA/D変換手段11、入力信号又は入力信号をA/D変換してなる信号の零クロスポイント近傍期間を検出する零クロスポイント判定手段3、及び入力信号を、少なくとも零クロスポイントの近傍期間で第1のA/D変換信号に較べて細かい分解能を有する第2のA/D変換信号に変換する第2のA/D変換手段12を有するA/D変換手段104と、波形等化手段2から第1の位相制御信号を生成する第1の位相制御信号生成手段4と、第2のA/D変換信号から第2の位相制御信号を生成する第2の位相制御信号生成手段4と、外部選択信号に従って、第1の位相制御信号又は第2の位相制御信号をクロック再生手段7に出力する位相制御信号選択手段6とを備えたものである。



【特許請求の範囲】

【請求項 1】 位相制御信号を入力とし、該入力される位相制御信号に応じて周波数を変化せしめてクロック信号を出力するクロック再生手段と、

2 値で表される値が 1, 1, 0, 0 のパターンを繰り返してなるシンクパターンをユーザデータの前に有するデータが微分されかつアナログ化されてなる入力信号を外部入力とし、該入力される入力信号を、上記クロック信号によりサンプリングしてある分解能を有するデジタル信号に変換し、該変換したデジタル信号を第 1 の A/D 変換信号として出力する第 1 の A/D 変換手段、上記入力される入力信号、又は該入力信号を上記クロック信号によりサンプリングして変換してなるデジタル信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して出力する零クロスポイント判定手段、及び上記入力される入力信号を、上記クロック信号によりサンプリングして、その LSB が表す上記入力信号の大きさが、少なくとも上記検出した零クロスポイントの近傍の期間の間、上記第 1 の A/D 変換信号に較べて小さなものであるデジタル信号に変換し、該変換したデジタル信号を第 2 の A/D 変換信号として出力する第 2 の A/D 変換手段を有する A/D 変換手段と、

上記 A/D 変換手段から出力される第 1 の A/D 変換信号を、上記クロック信号によりサンプリングし、所定の PR 特性に応じて波形を畳み込んで出力する波形等化手段と、

上記波形等化手段の出力に基づき、上記入力信号と上記クロック信号との位相誤差を求め、該求めた位相誤差が小さくなるよう上記クロック信号の周波数を変化せしめる第 1 の位相制御信号を生成する第 1 の位相制御信号生成手段と、

上記 A/D 変換手段から出力される第 2 の A/D 変換信号、及び零クロスポイント近傍の期間を用い、該第 2 の A/D 変換信号の該零クロスポイント近傍の期間における値に応じた値を、上記入力信号と上記クロック信号との位相誤差として求め、該求めた位相誤差が小さくなるよう上記クロック信号の周波数を変化せしめる第 2 の位相制御信号を生成する第 2 の位相制御信号生成手段と、外部から入力される選択信号に従って、上記第 1 の位相制御信号生成手段で生成された第 1 の位相制御信号又は上記第 2 の位相制御信号生成手段で生成された第 2 の位相制御信号を選択し、該選択したものを上記位相制御信号として、上記クロック再生手段に出力する位相制御信号選択手段とを備えたことを特徴とするデータ再生装置におけるクロック再生装置。

【請求項 2】 請求項 1 に記載のデータ再生装置におけるクロック再生装置において、

上記 A/D 変換手段は、上記零クロスポイント判定手段が、上記第 1 の A/D 変換手段から出力される第 1 の A/D 変換信号の零クロスポイントを含む該零クロスポイ

ント近傍の期間を検出して上記零クロスポイント近傍の期間として出力するものであり、

上記第 2 の A/D 変換手段が、上記入力信号を、上記第 1 の A/D 変換信号の分解能より細かい分解能を有するデジタル信号に変換して上記第 2 の A/D 変換信号として出力するものであることを特徴とするデータ再生装置におけるクロック再生装置。

【請求項 3】 請求項 1 に記載のデータ再生装置におけるクロック再生装置において、

上記 A/D 変換手段は、上記第 1 の A/D 変換手段、及び第 2 の A/D 変換手段として、A/D 変換器、分解能制御手段、及びレベルシフト手段を有し、

上記 A/D 変換器は、上記入力信号を、上記クロック信号によりサンプリングし、分解能制御信号に従って分解能を変化させてデジタル信号に変換し、該変換したデジタル信号を上記第 2 の A/D 変換信号として出力するものであり、

上記零クロスポイント判定手段は、上記 A/D 変換器から出力される A/D 変換信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して上記零クロスポイント近傍の期間として出力するものであり、

上記分解能制御手段は、上記 A/D 変換器で変換されるデジタル信号の分解能が、上記零クロスポイント判定手段で検出した零クロスポイント近傍の期間の間、他の期間に較べて細かいものとなるような上記分解能制御信号を該 A/D 変換器に出力するものであり、

上記レベルシフト手段は、上記 A/D 変換器で変換されたデジタル信号を、上記零クロスポイント判定手段から出力される零クロスポイント近傍の期間における該デジタル信号の、上記分解能制御信号により上記分解能を細かくして拡大せしめられた値を、該分解能を細くしなかったと仮定した場合の値にレベルシフトするようにして処理し、該処理したデジタル信号を上記第 1 の A/D 変換信号として出力するものであることを特徴とするデータ再生装置におけるクロック再生装置。

【請求項 4】 請求項 1 に記載のデータ再生装置におけるクロック再生装置において、

上記 A/D 変換手段は、上記第 1 の A/D 変換手段、及び第 2 の A/D 変換手段として、A/D 変換器、分解能制御手段、及びレベルシフト手段を有し、

上記 A/D 変換器は、上記入力信号を、上記クロック信号によりサンプリングして、分解能制御信号に従って分解能を変化させてデジタル信号に変換し、該変換したデジタル信号を上記第 2 の A/D 変換信号として出力するものであり、

上記零クロスポイント判定手段は、上記入力信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して上記零クロスポイント近傍の期間として出力するものであり、

上記分解能制御手段は、上記 A/D 変換器で変換される

デジタル信号の分解能が、上記零クロスポイント判定手段で検出した零クロスポイント近傍の期間の間、他の期間に較べて細かいものとなるような上記分解能制御信号を該A/D変換器に出力するものであり、

上記レベルシフト手段は、上記A/D変換器で変換されたデジタル信号を、上記零クロスポイント判定手段から出力される零クロスポイント近傍の期間における該デジタル信号の、上記分解能制御信号により上記分解能を細かくして拡大せしめられた値を、該分解能を細くしなかったと仮定した場合の値にレベルシフトするようにして処理し、該処理したデジタル信号を上記第1のA/D変換信号として出力するものであることを特徴とするデータ再生装置におけるクロック再生装置。

【請求項5】 請求項1に記載のデータ再生装置におけるクロック再生装置において、

上記A/D変換手段は、上記第1のA/D変換手段、及び第2のA/D変換手段として、A/D変換器、増幅手段、入力信号選択手段、及びレベルシフト手段を有し、上記増幅手段は、上記入力信号を所定の増幅率で増幅して出力するものであり、

上記A/D変換器は、上記入力信号選択手段から出力される信号を、上記クロック信号によりサンプリングしてデジタル信号に変換し、該変換したデジタル信号を上記第2のA/D変換信号として出力するものであり、上記零クロスポイント判定手段は、上記A/D変換器から出力されるA/D変換信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して上記零クロスポイント近傍の期間として出力するものであり、

上記入力信号選択手段は、上記入力信号と上記増幅器の出力信号とを入力され、上記零クロスポイント判定手段で検出した零クロスポイント近傍の期間には上記増幅器の出力信号を、他の期間には上記入力信号を選択し、該選択したものを上記A/D変換器に出力するものであり、

上記レベルシフト手段は、上記A/D変換器で変換されたデジタル信号を、上記零クロスポイント判定手段から出力される零クロスポイント近傍の期間における該デジタル信号の、上記増幅器により拡大せしめられた値を、拡大せしめなかったと仮定した場合の値にレベルシフトするようにして処理し、該処理したデジタル信号を上記第1のA/D変換信号として出力するものであることを特徴とするデータ再生装置におけるクロック再生装置。

【請求項6】 請求項1に記載のデータ再生装置におけるクロック再生装置において、

上記A/D変換手段は、上記第1のA/D変換手段、及び第2のA/D変換手段として、A/D変換器、増幅手段、入力信号選択手段、及びレベルシフト手段を有し、上記増幅手段は、上記入力信号を所定の増幅率で増幅して出力するものであり、

上記A/D変換器は、上記入力信号選択手段から出力される信号を、上記クロック信号によりサンプリングしてデジタル信号に変換し、該変換したデジタル信号を上記第2のA/D変換信号として出力するものであり、上記零クロスポイント判定手段は、上記入力信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して上記零クロスポイント近傍の期間として出力するものであり、

上記入力信号選択手段は、上記入力信号と上記増幅器の出力信号とを入力され、上記零クロスポイント判定手段で検出した零クロスポイント近傍の期間には上記増幅器の出力信号を、他の期間には上記入力信号を選択し、該選択したものを上記A/D変換器に出力するものであり、

上記レベルシフト手段は、上記A/D変換器で変換されたデジタル信号を、上記零クロスポイント判定手段から出力される零クロスポイント近傍の期間における該デジタル信号の、上記増幅器により拡大せしめられた値を、拡大せしめなかったと仮定した場合の値にレベルシフトするようにして処理し、該処理したデジタル信号を上記第1のA/D変換信号として出力するものであることを特徴とするデータ再生装置におけるクロック再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はデータ再生装置におけるクロック再生装置に関し、特に、磁気記録媒体上に高密度に記録されたデータを再生する際のクロック再生装置に関するものである。

【0002】

【従来の技術】 磁気ディスク等の記録媒体に対する記録再生装置の小型化にともない、記録媒体上での記録密度の向上が望まれている。また、記録されたデータを処理するコンピュータの演算速度の高速化にともなって、記録媒体へのデータの記録/再生速度の高速化が要求されている。このような場合における記録されたデータの再生処理方式として、パーシャルレスポンス信号処理方式（PRML: partial response maximum likelihood）が知られている。このPRMLでは再生データを、振幅が一定になるようにゲイン調整し、次いで、ローパスフィルタにより帯域外の周波数成分を除去し、次いで、再生データに同期したクロック（以下、再生クロックという）でサンプリングしてA/D変換し、デジタルデータ系列を得る。次いで、このデジタルデータ系列に対し、所望のPR特性に応じて波形を畳み込んで波形等化を行ない、次いで、ビタビ復号処理を施して再生データ系列を得る。

【0003】 このようなPRMLを用いた装置では、再生データに同期した再生クロックを生成するために、再生データとサンプリングに用いる再生クロックとの位相

誤差を検出し、その検出した位相誤差をPLLに入力してフィードバック制御することにより、その位相差が零になるような再生クロックを得る位相制御回路が用いられている。

【0004】一般に再生データと再生クロックとの位相誤差をなくすために、再生データ系列のヘッダ部分にはPLLをロックさせるための既知データパターン（以下シンクパターンという）が格納されている。従来の位相制御回路では再生されたシンクパターンにより示されるクロック（以下、基準クロックという）に同期した再生クロックを生成するに際し、上記波形等化を行なう波形等化器（以下、PR等化器という）の出力を用いて位相誤差を算出するようにしていた。PR等化器でフィルタリングしたデータが最もノイズを含まないデータ系列となるからである。ところが、データの再生速度が向上すると、デジタルフィルタで構成されるPR等化器内でのクロックディレイ（レーテンシー）も増加するためにPLLの時定数が大きくなり、再生クロックの周波数が基準クロックの周波数に収束するのに要する時間も増加してしまう。

【0005】この欠点を克服するために、図13に示すようにPR等化器の出力だけでなく、A/D変換器の出力を用いてPLLを引き込む方式を用いたクロック再生装置100が提案されている。図において、11は上記A/D変換器、2は上記PR等化器、4はA/D変換器11の出力に基づき上記位相誤差を算出し、該算出した位相誤差に応じてその値を変化せしめてなる電圧値を第2の位相制御信号112として出力する第2の位相誤差算出手段、5はPR等化器2の出力に基づき上記位相誤差を算出し、該算出した位相誤差に応じてその値を変化せしめてなる電圧値を第1の位相制御信号として出力する第1の位相誤差算出手段、6は外部から入力される第1の制御信号101に従って、第1の位相誤差算出手段5から出力される第1の位相制御信号111又は第2の位相誤差算出手段4から出力される第2の位相制御信号112を選択するマルチプレクサ(MUX)、7はマルチプレクサで選択された位相制御信号を入力として、基準クロックとの位相差が零になるような再生クロックを生成する上記PLL(VCO:電圧制御発振器)である。

【0006】このように構成されたクロック再生装置100では、まず、第1の制御信号101でマルチプレクサ6を第2の位相制御信号112を選択するよう切り換え、第2の位相誤差算出手段4でA/D変換器11の出力の零クロスポイントの直前又は直後の値に基づいて位相誤差を算出し、その算出した位相誤差に基づいて生成した第2の位相制御信号112をPLL7に入力することにより、PLL7を基準クロック周波数に引き込んでおき、あるタイミングで第1の制御信号101によりマルチプレクサ6を第1の位相制御信号111を選択する

よう切り換え、以降、PR等化器2の出力を用いてPLL7の微調整を行なう。このクロック再生装置100によれば、PLL7を引き込む際にはA/D変換器11の出力を用いるのでPR等化器2を用いてPLL7を引き込むよりもクロックディレイを少なくすることができる。

【0007】

【発明が解決しようとする課題】ところで、PRMLのうち、PR4等化を用いた処理方式においては、再生データと再生クロックとの同期をとるために再生データのヘッダ部分に格納されているシンクパターンは1、1、0、0の繰り返しパターンである。磁気記録再生装置において記録されたデータ（デジタルデータ）を再生する際には1-Dの微分特性（Dは遅延ユニット）が生じるのでシンクパターンが再生された場合、1、0、-1、0の繰り返しとなる。ただし、再生データはアナログ信号であり、このアナログ信号の再生データは、隣接するビットデータの影響を受けるため、図14に示すように潰れた形となる。

【0008】図14は、記録密度が異なる記録データを再生した場合の再生データの波形を示すグラフである。図において、Kは記録密度を表しており、Kが大きい程、記録密度が高いことを意味する。

【0009】図13、図14において、このような再生波形を有する再生データがA/D変換器11に入力される。A/D変換器11はユーザデータ（シンクパターンだけでなくランダムなデータを含む）にも対応するように設計されるので+1から-1の間の値を出力できるようにLSB(Least Significant Digit: 最下位ビット)が設定される。例えば、A/D変換器11が6ビットのデジタルデータ系列（以下、単にデジタルデータという）にA/D変換するものである場合、1LSBは32mVを表すことになる。そして、この1LSBが表す32mVの範囲内で再生データの値が変化してもA/D変換器で変換されたデジタルデータの値は変化しない（量子化誤差）。このため、第2の位相誤差算出手段4でA/D変換器11から出力されるデジタルデータの零クロスポイントの直前又は直後の値に基づいて位相誤差を算出する場合、A/D変換器11で入力データである再生データをサンプリングして得た値の絶対値が0mVから32mVまでの間の値である場合には、A/D変換器11から出力されるデジタルデータの値はいずれも「000000」となり、再生データの零クロスポイントとデジタルデータの零クロスポイントとが一致している、すなわち、再生データとデジタルデータとの位相誤差はゼロであると算出される。従って、この再生データの絶対値が0mVから32mVである範囲に相当する位相の範囲が上記位相誤差を検出する上で検出誤差となり得る範囲となる。そして、この検出誤差となり得る範囲の大きさは、図14から明らかなように、再生デ

ータの零クロスポイント近傍における変化速度が小さい程大きくなる。一方、記録密度Kが大きくなるとシンクパターンの再生波形のピークは小さくなる。従って、A/D変換器で変換されたデジタルデータの分解能(1LSBが表す再生データの大きさ)が同じであれば、記録密度Kが大きくなると位相誤差の検出誤差が大きくなり、高精度で基準クロックを再生することが困難であるという問題があった。

【0010】本発明は、かかる問題点を解決するためになされたもので、位相誤差の検出誤差を小さくすることができ、高精度で基準クロックを再生することが可能なデータ再生装置におけるクロック再生装置を提供することを目的としている。

【0011】

【課題を解決するための手段】本発明(請求項1)に係るデータ再生装置におけるクロック再生装置は、位相制御信号を入力とし、該入力される位相制御信号に応じて周波数を変化せしめてクロック信号を出力するクロック再生手段と、2値で表される値が1、1、0、0のパターンを繰り返してなるシンクパターンをユーザデータの前に有するデータが微分されかつアナログ化されてなる入力信号を外部入力とし、該入力される入力信号を、上記クロック信号によりサンプリングしてある分解能を有するデジタル信号に変換し、該変換したデジタル信号を第1のA/D変換信号として出力する第1のA/D変換手段、上記入力される入力信号、又は該入力信号を上記クロック信号によりサンプリングして変換してなるデジタル信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して出力する零クロスポイント判定手段、及び上記入力される入力信号を、上記クロック信号によりサンプリングして、そのLSBが表す上記入力信号の大きさが、少なくとも上記検出した零クロスポイントの近傍の期間の間、上記第1のA/D変換信号に較べて小さなものであるデジタル信号に変換し、該変換したデジタル信号を第2のA/D変換信号として出力する第2のA/D変換手段を有するA/D変換手段と、上記A/D変換手段から出力される第1のA/D変換信号を、上記クロック信号によりサンプリングし、所定のPR特性に応じて波形を畳み込んで出力する波形等化手段と、上記波形等化手段の出力に基づき、上記入力信号と上記クロック信号との位相誤差を求め、該求めた位相誤差が小さくなるよう上記クロック信号の周波数を変化せしめる第1の位相制御信号を生成する第1の位相制御信号生成手段と、上記A/D変換手段から出力される第2のA/D変換信号、及び零クロスポイント近傍の期間を用い、該第2のA/D変換信号の該零クロスポイント近傍の期間における値に応じた値を、上記入力信号と上記クロック信号との位相誤差として求め、該求めた位相誤差が小さくなるよう上記クロック信号の周波数を変化せしめる第2の位相制御信号を生成する第2の位相

制御信号生成手段と、外部から入力される選択信号に従って、上記第1の位相制御信号生成手段で生成された第1の位相制御信号又は上記第2の位相制御信号生成手段で生成された第2の位相制御信号を選択し、該選択したものを上記位相制御信号として、上記クロック再生手段に出力する位相制御信号選択手段とを備えたものである。

【0012】本発明(請求項2)に係るデータ再生装置におけるクロック再生装置は、上記クロック再生装置(請求項1)において、上記A/D変換手段は、上記零クロスポイント判定手段が、上記第1のA/D変換手段から出力される第1のA/D変換信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して上記零クロスポイント近傍の期間として出力するものであり、上記第2のA/D変換手段が、上記入力信号を、上記第1のA/D変換信号の分解能より細かい分解能を有するデジタル信号に変換して上記第2のA/D変換信号として出力するものであるとしたものである。

【0013】本発明(請求項3)に係るデータ再生装置におけるクロック再生装置は、上記クロック再生装置(請求項1)において、上記A/D変換手段は、上記第1のA/D変換手段、及び第2のA/D変換手段として、A/D変換器、分解能制御手段、及びレベルシフト手段を有し、上記A/D変換器は、上記入力信号を、上記クロック信号によりサンプリングし、分解能制御信号に従って分解能を変化させてデジタル信号に変換し、該変換したデジタル信号を上記第2のA/D変換信号として出力するものであり、上記零クロスポイント判定手段は、上記A/D変換器から出力されるA/D変換信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して上記零クロスポイント近傍の期間として出力するものであり、上記分解能制御手段は、上記A/D変換器で変換されるデジタル信号の分解能が、上記零クロスポイント判定手段で検出した零クロスポイント近傍の期間の間、他の期間に較べて細かいものとなるような上記分解能制御信号を該A/D変換器に出力するものであり、上記レベルシフト手段は、上記A/D変換器で変換されたデジタル信号を、上記零クロスポイント判定手段から出力される零クロスポイント近傍の期間における該デジタル信号の、上記分解能制御信号により上記分解能を細かくして拡大せしめられた値を、該分解能を細かくしなかったと仮定した場合の値にレベルシフトするようにして処理し、該処理したデジタル信号を上記第1のA/D変換信号として出力するものであるとしたものである。

【0014】本発明(請求項4)に係るデータ再生装置におけるクロック再生装置は、上記クロック再生装置(請求項1)において、上記A/D変換手段は、上記第1のA/D変換手段、及び第2のA/D変換手段として、A/D変換器、分解能制御手段、及びレベルシフト

手段を有し、上記A/D変換器は、上記入力信号を、上記クロック信号によりサンプリングして、分解能制御信号に従って分解能を変化させてデジタル信号に変換し、該変換したデジタル信号を上記第2のA/D変換信号として出力するものであり、上記零クロスポイント判定手段は、上記入力信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して上記零クロスポイント近傍の期間として出力するものであり、上記分解能制御手段は、上記A/D変換器で変換されるデジタル信号の分解能が、上記零クロスポイント判定手段で検出した零クロスポイント近傍の期間の間、他の期間に比べて細かいものとなるような上記分解能制御信号を該A/D変換器に出力するものであり、上記レベルシフト手段は、上記A/D変換器で変換されたデジタル信号を、上記零クロスポイント判定手段から出力される零クロスポイント近傍の期間における該デジタル信号の、上記分解能制御信号により上記分解能を細かくして拡大せしめられた値を、該分解能を細かくしなかったと仮定した場合の値にレベルシフトするようにして処理し、該処理したデジタル信号を上記第1のA/D変換信号として出力するものであるとしたものである。

【0015】本発明（請求項5）に係るデータ再生装置におけるクロック再生装置は、上記クロック再生装置（請求項1）において、上記A/D変換手段は、上記第1のA/D変換手段、及び第2のA/D変換手段として、A/D変換器、増幅手段、入力信号選択手段、及びレベルシフト手段を有し、上記増幅手段は、上記入力信号を所定の増幅率で増幅して出力するものであり、上記A/D変換器は、上記入力信号選択手段から出力される信号を、上記クロック信号によりサンプリングしてデジタル信号に変換し、該変換したデジタル信号を上記第2のA/D変換信号として出力するものであり、上記零クロスポイント判定手段は、上記A/D変換器から出力されるA/D変換信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して上記零クロスポイント近傍の期間として出力するものであり、上記入力信号選択手段は、上記入力信号と上記増幅器の出力信号とを入力され、上記零クロスポイント判定手段で検出した零クロスポイント近傍の期間には上記増幅器の出力信号を、他の期間には上記入力信号を選択し、該選択したものを上記A/D変換器に出力するものであり、上記レベルシフト手段は、上記A/D変換器で変換されたデジタル信号を、上記零クロスポイント判定手段から出力される零クロスポイント近傍の期間における該デジタル信号の、上記増幅器により拡大せしめられた値を、拡大せしめなかったと仮定した場合の値にレベルシフトするようにして処理し、該処理したデジタル信号を上記第1のA/D変換信号として出力するものであるとしたものである。

【0016】本発明（請求項6）に係るデータ再生装置

におけるクロック再生装置は、上記クロック再生装置（請求項1）において、上記A/D変換手段は、上記第1のA/D変換手段、及び第2のA/D変換手段として、A/D変換器、増幅手段、入力信号選択手段、及びレベルシフト手段を有し、上記増幅手段は、上記入力信号を所定の増幅率で増幅して出力するものであり、上記A/D変換器は、上記入力信号選択手段から出力される信号を、上記クロック信号によりサンプリングしてデジタル信号に変換し、該変換したデジタル信号を上記第2のA/D変換信号として出力するものであり、上記零クロスポイント判定手段は、上記入力信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して上記零クロスポイント近傍の期間として出力するものであり、上記入力信号選択手段は、上記入力信号と上記増幅器の出力信号とを入力され、上記零クロスポイント判定手段で検出した零クロスポイント近傍の期間には上記増幅器の出力信号を、他の期間には上記入力信号を選択し、該選択したものを上記A/D変換器に出力するものであり、上記レベルシフト手段は、上記A/D変換器で変換されたデジタル信号を、上記零クロスポイント判定手段から出力される零クロスポイント近傍の期間における該デジタル信号の、上記増幅器により拡大せしめられた値を、拡大せしめなかったと仮定した場合の値にレベルシフトするようにして処理し、該処理したデジタル信号を上記第1のA/D変換信号として出力するものであるとしたものである。

【0017】

【発明の実施の形態】実施の形態1. 図1は本発明の実施の形態1によるデータ再生装置におけるクロック再生装置の構成を示すブロック図である。

【0018】図において、100はクロック再生装置であり、該クロック再生装置100は、入力信号を、再生クロック（CLK：クロック信号）によりサンプリングして所定の分解能を有するデジタルデータ（以下、第1のA/D変換信号という）113に変換して出力する第1のA/D変換器11と、入力信号を再生クロックによりサンプリングして、第1のA/D変換信号の分解能より細かい分解能を有するデジタルデータ（以下、第2のA/D変換信号という）114に変換して出力する第2のA/D変換器12と、第1のA/D変換器11から出力される第1のA/D変換信号113の零クロスポイントを含む該零クロスポイント近傍の期間を検出し、これを第2の制御信号102として出力する零クロスポイント判定手段3と、第1のA/D変換器11から出力される第1のA/D変換信号113を、再生クロックによりサンプリングし、所定のPR特性に応じて波形を畳み込んでビタビ復号器（図示せず）出力するPR等化器2と、PR等化器2の出力に基づいて入力信号と再生クロックとの位相誤差を算出し、該算出した位相誤差に応じてその値を変化せしめてなる電圧値を第1の位相制御

信号 111 として出力する第 1 の位相誤差信号算出手段（第 1 の位相制御信号生成手段）5 と、第 2 の A/D 変換器 12 から出力される第 2 の A/D 変換信号 114、及び零クロスポイント判定手段 3 から出力される第 2 の制御信号 102 を用い、第 2 の制御信号 102 で示される零クロスポイント近傍の期間における第 2 の A/D 変換信号 114 の値に応じた値を入力信号と再生クロックとの位相誤差として算出し、該算出した位相誤差に応じてその値を変化せしめてなる電圧値を第 2 の位相制御信号 112 として出力する第 2 の位相誤差信号算出手段

（第 2 の位相制御信号生成手段）4 と、外部から入力される第 1 の制御信号（選択信号）101 に従って、第 1 の位相誤差信号算出手段 5 から出力される第 1 の位相制御信号 111 又は第 2 の位相誤差信号算出手段 4 から出力される第 2 の位相制御信号 112 を選択し、該選択したものを位相制御信号として出力するマルチプレクサ

（位相制御信号選択手段）6 と、マルチプレクサ 6 から出力される位相制御信号が表す電圧値の大きさに応じた周波数の再生クロックを出力する電圧制御発振器（VCO：クロック再生手段、以下、PLL という）7 とを有している。ここで、第 1 の A/D 変換器 11、第 2 の A/D 変換器 12、及び零クロスポイント判定手段 3 が A/D 変換手段 104 を構成する。また、本実施の形態 1 では、第 1 の A/D 変換器 11、及び第 2 の A/D 変換器 12 は、6 ビットのデジタルデータに A/D 変換するものであり、また、PR 等化器 2 は、PR4 信号処理方式で波形等化処理をするものである。

【0019】次に、各部の構成をさらに詳しく説明する。図 2 は、第 1 の A/D 変換器の信号処理動作における入力信号と出力信号との関係を示す模式図であり、図において、21 は磁気記録媒体、22 は自動増幅制御器及びローパスフィルタを示している。

【0020】磁気記録媒体 21 には 1、-1、0、0 の繰り返しパターンを有するシンクパターンと該シンクパターンの後に続くユーザデータが記録されている。このユーザデータはデジタルである。この磁気記録媒体 21 に記録されたデータはシンクパターン、ユーザデータの順に再生されクロック再生装置に入力されるのであるが、以下の記述では、このシンクパターンが入力される期間について説明する。

【0021】このシンクパターンは、磁気記録再生装置（図示せず）で再生されると、従来の技術で説明したように、磁気記録再生装置の 1-D の微分特性により 1、0、-1、0 の繰り返しパターンを有するデータとなり、さらにこの再生データは、磁気記録媒体 21 への高密度での記録によって隣接ビットへの波形干渉が生じ、そのためにピーク値 VP-P がつぶれたアナログ波形を有するものとなっている。そして、この再生データは、自動増幅制御器及びローパスフィルタ 22 でゲイン調整と高域雑音の除去を行われた後、第 1 の A/D 変換器 11

（及び第 2 の A/D 変換器）に入力される。この入力されたアナログの再生データは、第 1 の A/D 変換器 11 で、図中に○印で示すように、再生クロックを用いてサンプリングされる。このサンプリング間隔は、本実施の形態 1 では、再生クロックの位相がこのシンクパターンからなる再生データの位相（基準クロックの位相）に一致したとき、丁度、該再生データの正、負のピーク、及び零クロスポイントの 3 箇所をサンプリングするように設定される。従って、この再生クロックの位相が再生データの位相に合っているときは、第 1 の A/D 変換器 11 の出力である第 1 の A/D 変換信号は、図示するように、山部の期間において正の一定値、零クロスポイント近傍部の期間においてゼロの値、谷部の期間において負の一定値をとる波形を有するものとなる。

【0022】図 3 は、第 1 の A/D 変換器の信号処理動作における位相誤差と出力信号との関係を示す波形図であり、図 3 (a) は再生データの値を示す図、図 3 (b) は再生データの波形を示す図、図 3 (c) は位相が合っている場合の再生クロックの波形を示す図、図 3 (d) は再生クロックの位相が合っている場合の第 1 の A/D 変換信号の波形を示す図、図 3 (e) は位相が合っていない場合の再生クロックの波形を示す図、図 3 (f) は再生クロックの位相が合っていない場合の第 1 の A/D 変換信号の波形を示す図である。

【0023】図において、再生データのアナログ波形は、磁気記録媒体に記録されている 2 値データの記録ビット幅の 4 倍の周期を有し、かつ該記録ビット幅の中央にピーク値、及び零クロスポイントを有するものとなっている。

【0024】また、第 1 の A/D 変換信号は、再生クロックの位相が再生データの位相に合っているときは、図 2 の説明でも述べたように、山部の期間において再生データの正のピーク値「VIP」、零クロスポイント近傍部の期間において「0」、谷部の期間において再生データの負のピーク値「-VIP」をとる波形を有するものとなり、再生クロックの位相が再生データの位相に合っていないときは、山部の期間において再生データの正のピーク値「VIP」より位相誤差の分だけ絶対値が小さい正の値、山部から谷部へ遷移する零クロスポイント近傍部の期間において「0」より位相誤差の分だけ絶対値が大きい負の値、谷部の期間において再生データの負のピーク値「-VIP」より位相誤差の分だけ絶対値が小さい負の値、谷部から山部へ遷移する零クロスポイント近傍部の期間において「0」より位相誤差の分だけ絶対値が大きい正の値をとる波形を有するものとなる。ここで、図では再生データの位相に対し再生クロックの位相が遅れている場合を示しているが、再生データの位相に対し再生クロックの位相が進んでいる場合には、零クロスポイント近傍部の期間における値の符号が上記の場合とは反対になる。従って、第 1 の変換信号の零クロスポイント近

傍部の期間における値は、符号を含めて位相誤差に対応したものとなる。このため、この第1の変換信号の零クロスポイント近傍部の期間における値を求めることにより再生データと再生クロックとの位相誤差を求めることができ、このようにして求めた位相誤差の大きさ及び符号に応じてその大きさを変化せしめた電圧値を表す信号をPLLに入力することにより、PLLを再生データの周波数に引き込むことができる。

【0025】図4は、第2のA/D変換器の出力信号と第1のA/D変換器の出力信号との関係を示す波形図であり、図4(a)は入力信号と第1のA/D変換器、及び第2のA/D変換器の入力ダイナミックレンジとの関係を示す図、図4(b)は再生クロックの波形を示す図、図4(c)は第1のA/D変換信号の波形を示す図、図4(d)は第2のA/D変換信号の波形を示す図である。図において、第2のA/D変換器は、第1のA/D変換器とはその出力するデジタルデータのビット幅が同じであるが、その入力ダイナミックレンジが第1のA/D変換器の入力ダイナミックレンジより小さなものとされる。すなわち、第1のA/D変換器は、その出力がPR等化器で波形等化されるため、その出力のピーク値が飽和しないように入力ダイナミックレンジを設定される。これに対し、第2のA/D変換器は、入力ダイナミックレンジを、例えば、第1のA/D変換器の入力ダイナミックレンジの7分の1に設定される。従って、第2のA/D変換器の出力である第2のA/D変換信号は、零クロスポイント近傍部における期間の値が第1のA/D変換器の出力である第1のA/D変換信号に較べて7倍に拡大される。換言すれば、1LSBが表す再生データの値が7分の1になり、分解能が7倍細くなる。なお、この第2のA/D変換信号のピーク値は飽和したものとなる。

【0026】図5は、零クロスポイント判定手段、及び第2の位相誤差算出手段の動作を示すタイミングチャートであり、図5(a)は再生クロックの波形を示す図、図5(b)は第1のA/D変換信号の波形を示す図、図5(c)は第2のA/D変換信号の波形を示す図、図5(d)は零クロスポイント判定手段の出力である第2の制御信号の波形を示す図、図5(e)は時間軸を示す図である。

【0027】図において、零クロスポイント判定手段は、再生データとしてシンクパターンが入力され始めると、第1のA/D変換器の出力である第1のA/D変換信号において、零クロスポイント近傍部が山部と谷部の中間に位置することを利用して、その零クロスポイント近傍部の期間（図では山部から谷部へ遷移する場合のもの）を検出し、次の零クロスポイント近傍部の期間（図では谷部から山部へ遷移する場合のもの）、すなわち、該検出した零クロスポイント近傍部の期間から再生クロックにおける2クロック目の期間、に第1の論理レベルLHとなり、その他の期間には第2の論理レベルLLと

なるような第2の制御信号を第2の位相誤差算出手段に出力する。すると、第2位相誤差算出手段は、該出力された第2の制御信号が第1の論理レベルLHである期間における第2のA/D変換信号の値に基づいて再生データと再生クロックとの位相誤差を算出し、該算出した位相誤差の大きさ及び符号に応じて現在出力している第2の位相制御信号の電圧値を変化せしめる。それにより、該変化せしめられた電圧値からなる第2の位相制御信号が出力される。この出力された第2の位相制御信号は、マルチプレクサを介してPLLに入力される。

【0028】次に、以上のように構成されたデータ再生装置におけるクロック再生装置の動作を図1～図5を用いて説明する。これらの図において、磁気記録再生装置（図示せず）が磁気記録媒体のデータの再生を開始すると、第1の制御信号101によりマルチプレクサ6が第2の位相制御信号112を選択するよう切り換えられる。

【0029】次いで、シンクパターンの再生が開始され、第1のA/D変換器11、及び第2のA/D変換器12にそれぞれ入力される。

【0030】この入力を受け、第1のA/D変換器11は、入力されたアナログ波形のシンクパターンをデジタル信号に変換し、これを第1のA/D変換信号113として出力する。

【0031】この出力を受け、PR等化器2は、該出力された第1のA/D変換信号113を、RR4波形等化して出力する。この出力はビタビ復号器（図示せず）に入力される。また、この出力を受け、第1の位相誤差算出手段4は、該出力に基づきシンクパターンと再生クロックとの位相誤差を算出し、該算出した位相誤差に応じてその電圧値を変化せしめた第1の位相制御信号111をマルチプレクサ6に出力する。但し、この第1の位相制御信号111はマルチプレクサ6では選択されない。

【0032】一方、上記第1のA/D変換信号113の出力を受け、零クロスポイント判定手段3は、該出力された第1のA/D変換信号113の2つの零クロスポイント近傍の期間うちの一方を検出し、該検出した一方の零クロスポイント近傍の期間に基づき、他方の零クロスポイント近傍の期間で第1の論理レベルLHとなり、他の期間で第2の論理レベルLLとなるような第2の制御信号102を第2の位相誤差算出手段4に出力する。

【0033】また、上記シンクパターンを入力され、第2のA/D変換器12は、該入力されたアナログ波形のシンクパターンを、第1のA/D変換信号113に較べて7倍に拡大せしめてデジタル信号に変換し、これを第2のA/D変換信号114として出力する。

【0034】この出力、及び上記出力された第2の制御信号102を受け、第2の位相誤差算出手段4は、第2の制御信号102が第1の論理レベルLHである期間における第2のA/D変換信号114の値に基づいてシン

クパターンと再生クロックとの位相誤差を算出し、該算出した位相誤差の大きさ及び符号に応じてその電圧値を変化せしめた第2の位相制御信号112を出力する。この出力を受け、マルチプレクサ6は、該出力された第2の位相制御信号112を位相制御信号としてPLL7に入力する。

【0035】この入力を受け、PLL7は、該入力された位相制御信号が表す電圧値の大きさに応じた周波数の再生クロックを出力する。これにより、再生クロックの周波数がフィードバック制御され、該再生クロックの周波数が、シンクパターンの周波数に収束して行く。この際、第2の位相制御信号112の基礎とされる位相誤差が、従来例におけるA/D変換信号に相当する第1のA/D変換信号113より細かい分解能を有する第2のA/D変換信号114に基づいて算出されるので、従来例に較べて、位相誤差の検出誤差が小さなものとなる。

【0036】次いで、シンクパターンが終了してユーザデータの再生が開始される、あるいは位相誤差が所定値にまで減少すると、第1の制御信号101により、マルチプレクサ6は、第1の位相制御信号111を選択するよう切り換えられ、以降、第1の位相制御信号111を用いて、PLL7により再生クロックの周波数の微調整が行われる。

【0037】以上のように、本実施の形態1においては、第2のA/D変換信号114の零クロスポイント近傍の期間における分解能が、従来例のA/D変換信号に相当する第1のA/D変換信号113に較べて細かなものとなり、量子化誤差に起因する位相誤差の検出誤差を従来例に較べて小さくすることができる。そのため、入力信号のシンクパターンにより示される基準クロック周波数にPLLを引き込む際の位相誤差を高精度で検出することが可能となり、高精度で基準クロックを再生することが可能なクロック再生装置を得ることができる。

【0038】また、本実施の形態1においては、A/D変換手段104として、第1のA/D変換器11、第2のA/D変換器12、及び零クロスポイント判定手段3を有し、第1のA/D変換器11が第1のA/D変換信号113を出力し、零クロスポイント判定手段3が、第1のA/D変換信号113の零クロスポイント近傍の期間を検出し、第2のA/D変換器12が入力信号を、第1のA/D変換信号113の分解能より細かい分解能を有するデジタル信号に変換して第2のA/D変換信号114として出力するようにしたので、簡単な構成で、高精度で基準クロックを再生することが可能なクロック再生装置を得ることができる。

【0039】実施の形態2。図6は本発明の実施の形態2によるデータ再生装置におけるクロック再生装置の構成を示すブロック図である。図において、図1と同一符号は同一又は相当する部分を示し、本実施の形態2は、A/D変換手段104が、A/D変換器13と、零クロ

スポイント判定手段3と、基準電圧コントロール手段（分解能制御手段）9と、レベルシフト回路8とで構成されている点が実施の形態1と異なっているものである。

【0040】ここで、A/D変換器13は、入力信号を、再生クロックによりサンプリングするとともに基準電圧（分解能制御信号）に従って分解能を変化させてデジタル信号に変換し、これを部分拡大A/D変換信号115として出力する。

【0041】零クロスポイント判定手段3は、A/D変換器13から出力されるA/D変換信号115の零クロスポイント近傍の期間を検出して実施の形態1と同様の第2の制御信号102を出力する。

【0042】基準電圧コントロール手段9は、A/D変換器13で変換されるデジタル信号を、零クロスポイント判定手段3で検出した零クロスポイント近傍の期間の間、他の期間に較べて拡大せしめるような基準電圧103をA/D変換器13に出力する。

【0043】レベルシフト回路8は、A/D変換器13で変換された部分拡大A/D変換信号115を、その拡大された部分を元に戻すようにレベルシフトして処理し、これをA/D変換信号110として出力する。

【0044】図7は、A/D変換器で変換されるデジタル信号を部分的に拡大せしめる方法を示す図であり、図7(a)は基準電圧コントロール手段の構成を示すブロック図、図7(b)はA/D変換器における基準電圧の変化に対する入力ダイナミックレンジの変化を示すグラフである。

【0045】図7(a)において、基準電圧コントロール手段9は、例えば、一端が設置された第1の抵抗R1と、該第1の抵抗R1にスイッチSを介して並列に接続された第2の抵抗R2と、第1の抵抗R1の他端、及びスイッチSに接続された定電流源Iとを有し、第1の抵抗R1の両端の電圧が基準電圧103として外部に出力され、スイッチSが、第2の制御信号102が第1の論理レベルである場合には閉じ、第2の制御信号102が第2の論理レベルである場合には開くように構成されている。従って、第2の制御信号102が第1の論理レベルである場合にはスイッチSが閉じて低い電圧の基準電圧103が出力され、第2の制御信号102が第2の論理レベルである場合にはスイッチSが開いて高い電圧の基準電圧103が出力される。

【0046】一方、図7(b)に示すように、A/D変換器は、その入力ダイナミックレンジが、基準電圧コントロール手段から入力される基準電圧に比例して大きくなるように構成されている。従って、基準電圧が小さくなると入力ダイナミックレンジが小さくなり、その出力するデジタル信号の1LSBが表す入力値の値が小さくなる。すなわち、その出力するデジタル信号の分解能が細くなり、該デジタル信号の波形が拡大される。本

実施の形態 2 では、第 2 の制御信号 102 が第 1 の論理レベルである場合には基準電圧 103 が低電圧 V_L となり、第 2 の制御信号 102 が第 2 の論理レベルである場合には高電圧 V_H となるよう、基準電圧コントロール手段 9 の上記定電流源 I の電流値、及び抵抗 R_1 、 R_2 の抵抗値が設定されている。

【0047】図 8 は、A/D 変換器、及び基準電圧コントロール手段の動作を示すタイミングチャートであり、図 8 (a) は再生クロックの波形を示す図、図 8 (b) は基準電圧が一定であると仮定した場合の A/D 変換器の出力の波形を示す図、図 8 (c) は実際の A/D 変換器の出力の波形を示す図、図 8 (d) は基準電圧コントロール手段が出力する基準電圧の波形を示す図、図 8 (e) は時間軸を示す図である。

【0048】A/D 変換器は、基準電圧が一定であると仮定した場合は、図 8 (b) に示すように、一定の分解能を有する A/D 変換信号を出力する。しかし、A/D 変換器は、実際には、基準電圧を変化せしめられて図 8 (c) に示すような部分的に細かい分解能を有する A/D 変換信号を出力する。

【0049】すなわち、本実施の形態 2 では、零クロスポイント判定手段が、図 8 (b) に示す零クロスポイント近傍部の期間を検出し、次の零クロスポイント近傍部の期間で第 1 の論理レベルとなり他の期間で第 2 の論理レベルとなる第 2 の制御信号を出力する。この第 2 の制御信号を受け、基準電圧コントロール手段は、図 8 (d) に示すように、該第 2 の制御信号が第 1 の論理レベルとなる間、すなわち、次の零クロスポイント近傍部の期間、低電圧 V_L となり、該第 2 の制御信号が第 2 の論理レベルとなる間、すなわち、他の期間、高電圧 V_H となる基準電圧を出力する。この出力を受け、A/D 変換器は、図 8 (c) に示すように、基準電圧が低電圧 V_L となる間は分解能が細くなり、基準電圧が高電圧 V_H となる間は分解能が粗くなる A/D 変換信号を出力する。すなわち、次の零クロスポイント近傍部の期間では他の期間に較べて波形が拡大された A/D 変換信号を出力する。

【0050】次に、図 6 において、第 2 の位相誤差算出手段 4 は、この A/D 変換器から出力される部分拡大 A/D 変換信号 115 について、零クロスポイント判定手段 3 から出力される第 2 の制御信号 102 を用いて、実施の形態 1 と同様にして位相誤差を算出する。

【0051】一方、レベルシフト回路 8 は、零クロスポイント判定手段 3 から出力される第 2 の制御信号 102 を用いて、A/D 変換器から出力される部分拡大 A/D 変換信号 115 を、その拡大された次の零クロスポイント近傍部の期間における値を拡大しなかったと仮定した場合の値に戻すようにレベルシフトして処理し、これを A/D 変換信号 110 として出力する。従って、PR 等化器 2 には、実施の形態 1 における第 1 の A/D 変換信号と同様に一定の分解能を有する A/D 変換信号 110

が入力される。

【0052】従って、本実施の形態 2 によっても、実施の形態 1 と同様に高精度で基準クロックを再生することが可能なクロック再生装置を得ることができる。また、本実施の形態 2 によれば、このクロック再生装置得るのに、A/D 変換器が 1 つで済む。

【0053】実施の形態 3。図 9 は本発明の実施の形態 3 によるデータ再生装置のクロック再生装置の構成を示すブロック図である。図において、図 6 と同一符号は同一又は相当する部分を示し、本実施の形態 3 は、零クロスポイント判定手段 3 が、入力信号に基づいて第 2 の制御信号 102 を出力する点が実施の形態 2 と異なっているものである。

【0054】図 10 は、零クロスポイント判定手段、基準電圧コントロール手段、及び A/D 変換器の動作を示すタイミングチャートであり、図 10 (a) は再生データの波形を示す図、図 10 (b) は基準電圧の波形を示す図、図 10 (c) は再生クロックの波形を示す図、図 10 (d) は実際の A/D 変換器の出力の波形を示す図、図 10 (e) は基準電圧が一定であると仮定した場合の A/D 変換器の出力の波形を示す図である。

【0055】A/D 変換器は、基準電圧が一定であると仮定した場合は、図 10 (e) に示すように、一定の分解能を有する A/D 変換信号を出力するが、実際には、基準電圧を変化せしめられて図 10 (d) に示すような部分的に細かい分解能を有する A/D 変換信号を出力する。

【0056】すなわち、本実施の形態 3 では、零クロスポイント判定手段が、図 10 (a) に示すように、入力信号である再生データの各零クロスポイント近傍部の期間を検出する。この再生データの零クロスポイント近傍部の期間は、例えば、再生データの零クロスポイントを中心に含む該再生データの周期の 4 分の 1 の期間とされる。そして、零クロスポイント判定手段は、この検出した各零クロスポイント近傍部の期間で第 1 の論理レベルとなる第 2 の制御信号（図示せず）を出力する。この出力を受け、基準電圧コントロール手段は、図 10 (a) に示すような、各零クロスポイント近傍部の期間で低電圧 V_L となる基準電圧を出力し、A/D 変換器は、該出力された基準電圧に従って、図 10 (d) に示すように、再生データの各零クロスポイント近傍部の期間で波形が拡大された部分拡大 A/D 変換信号を出力する。ここで、位相誤差は入力信号の位相と再生クロックの位相との相対誤差であるため、入力信号の零クロスポイント近傍部の期間におけるこの部分拡大 A/D 変換信号の値は該位相誤差に対応したものとなる。従って、この部分拡大 A/D 変換信号は、PLL のフィードバック制御により再生クロックの位相が再生データの位相に近づいて行くに従い、該部分拡大 A/D 変換信号の各零クロスポイント近傍部の期間における値が小さくなるとともに、拡大されている部分が該部分拡大 A/D 変換信号の各零クロス

ポイント近傍部の期間に一致するように遷移する。従って、実施の形態2のようにA/D変換器の出力の零クロスポイントを検出するのに代えて、このように入力信号の零クロスポイント近傍部の期間を検出するようにしても、実施の形態2と同様に位相誤差を的確に求めることができる。

【0057】また、図9において、第2の位相誤差算出手段4は、該部分拡大A/D変換信号115、及び第2の制御信号102を用いて、実施の形態2と同様にして位相誤差を求める。また、レベルシフト回路8は、実施の形態2と同様に、第2の制御信号102を用いて、部分拡大A/D変換信号115を一定の分解能を有するA/D変換信号110に変換する。

【0058】従って、本実施の形態3によっても、実施の形態1と同様に高精度で基準クロックを再生することが可能なクロック再生装置を得ることができ、また、実施の形態2と同様に、このクロック再生装置を得るのに、A/D変換器が1つで済む。

【0059】実施の形態4。図11は本発明の実施の形態4によるデータ再生装置におけるクロック再生装置の構成を示すブロック図である。図において、図6と同一符号は同一又は相当する部分を示し、本実施の形態4は、A/D変換手段104が、図6の基準電圧による分解能が可変なA/D変換器13、及び基準電圧コントロール手段9に代えて、入力信号をA/D変換する際の分解能が固定であるA/D変換器13と、入力信号を所定の増幅率で増幅する増幅器23と、入力信号と増幅器23の出力とを入力され、零クロスポイント判定手段3から出力される第2の制御信号102に従って、入力信号又は増幅器23の出力を選択し、該選択したものをA/D変換器13に出力する第2のマルチプレクサ（入力信号選択手段）61とを有している点が実施の形態2と異なっているものである。

【0060】ここで、第2のマルチプレクサ61は、零クロスポイント判定手段3から出力される第2の制御信号が第1の論理レベルである場合は増幅器23の出力を選択し、第2の論理レベルである場合は入力信号を選択する。従って、A/D変換器13から出力されるA/D変換信号115は、図5の次の零クロスポイント近傍の期間でその波形が増幅器の増幅率の倍率で拡大されたものとなる。すなわち、この期間におけるA/D変換信号115の1LSBが表す入力信号の大きさは、増幅率に反比例して小さくなる。

【0061】そして、第2の位相誤差算出手段4、及びレベルシフト回路8は、実施の形態2と同様に、部分拡大A/D変換信号115、及び第2の制御信号102を用いて、それぞれ、位相誤差を求め、部分拡大A/D変換信号115を一定の分解能を有するA/D変換信号110に変換する。

【0062】従って、本実施の形態4によっても、実施

の形態1と同様に高精度で基準クロックを再生することが可能なクロック再生装置を得ることができる。また、本実施の形態4によれば、このクロック再生装置を得るのに、A/D変換器が1つで済み、かつそのA/D変換器は分解能が固定であるもので済む。

【0063】実施の形態5。図12は本発明の実施の形態5によるデータ再生装置のクロック再生装置の構成を示すブロック図である。図において、図11と同一符号は同一又は相当する部分を示しており、本実施の形態5は、零クロスポイント判定手段3が、入力信号に基づいて第2の制御信号102を出力する点が実施の形態4と異なっているものである。また、零クロスポイント判定手段3、第2のマルチプレクサ61、及びレベルシフト回路8の動作は実施の形態3と全く同様である。

【0064】従って、本実施の形態5によっても、実施の形態1と同様に高精度で基準クロックを再生することが可能なクロック再生装置を得ることができ、また、実施の形態4と同様に、このクロック再生装置を得るのに、A/D変換器が1つで済み、かつそのA/D変換器は分解能が固定であるもので済む。

【0065】なお、上記実施の形態1～5では、第1の位相誤差信号算出手段5、及び第2の位相誤差信号算出手段4で、位相誤差を算出し、この算出した位相誤差で修正した電圧値からなる位相制御信号を生成するようにしているが、第1の位相誤差信号算出手段5、及び第2の位相誤差信号算出手段4では、位相誤差を算出してこの算出した位相誤差を表す位相誤差信号を生成し、電圧制御発振器7で、この生成した位相誤差信号が表す位相誤差で修正した電圧値からなる制御信号を生成し、この生成した制御信号により再生クロックの周波数を変化せしめるようにしてもよい。

【0066】

【発明の効果】以上のように、請求項1の発明によれば、シンクパターンをユーザデータの前に有するデータが微分されかつアナログ化されてなる入力信号をクロック再生手段のクロック信号でサンプリングして第1、第2のA/D変換信号を出力し、シンクパターンが入力される間は第2のA/D変換信号に基づく第2の位相制御信号を用い、ユーザデータが入力されるようになったら、第1のA/D変換信号を波形等化してなる波形等化手段の出力に基づく第1の位相制御信号を用いてクロック信号を再生するように構成したデータ再生装置におけるクロック再生装置において、第2の位相制御信号の基となる第2のA/D変換信号を、LSBが表す入力信号の値が、少なくとも零クロスポイント近傍の期間において第1のA/D変換信号に較べて小さくしたものとしたので、第1、第2のA/D変換信号の零クロスポイント近傍の値が入力信号とクロック信号との位相誤差に応じた値となるところ、第2のA/D変換信号の零クロスポイント近傍の期間における量子化誤差が、従来

例のA/D変換信号に相当する第1のA/D変換信号に較べて小さなものとなり、量子化誤差に起因する位相誤差の検出誤差を従来例に較べて小さくすることができる。そのため、入力信号のシンクパターンにより示される基準クロック周波数にクロック再生手段を引き込む際の位相誤差を高精度で検出することが可能となり、高精度で基準クロックを再生することが可能なクロック再生装置を得ることができる。

【0067】また、請求項2の発明によれば、請求項1の発明において、A/D変換手段として、第1のA/D変換手段、第2のA/D変換手段、及び零クロスポイント判定手段を有し、第1のA/D変換手段が第1のA/D変換信号を出力し、零クロスポイント判定手段が、第1のA/D変換信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して零クロスポイント近傍の期間とし、第2のA/D変換手段が入力信号を、第1のA/D変換信号の分解能より細かい分解能を有するデジタル信号に変換して第2のA/D変換信号として出力するようにしたので、簡単な構成で、高精度で基準クロックを再生することが可能なクロック再生装置を得ることができる。

【0068】また、請求項3の発明によれば、請求項1の発明において、A/D変換手段として、零クロスポイント判定手段の他、A/D変換器、分解能制御手段、及びレベルシフト手段を有し、A/D変換器が、入力信号を、クロック信号によりサンプリングし、分解能制御信号に従って分解能を変化させてデジタル信号に変換したものを第2のA/D変換信号として出力し、零クロスポイント判定手段が、A/D変換器から出力されるA/D変換信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して零クロスポイント近傍の期間として出力し、分解能制御手段が、A/D変換器で変換されるデジタル信号の分解能が、零クロスポイント近傍の期間の間、他の期間に較べて細かいものとなるような分解能制御信号をA/D変換器に出力し、レベルシフト手段が、A/D変換器で変換されたデジタル信号を、零クロスポイント近傍の期間における該デジタル信号の、上記分解能制御信号により上記分解能を細かくして拡大せしめられた値を、該分解能を細かくしなかったと仮定した場合の値にレベルシフトするようにして処理し、それを第1のA/D変換信号として出力するようにしたので、1つのA/D変換器を用いて、高精度で基準クロックを再生することが可能なクロック再生装置を得ることができる。

【0069】また、請求項4の発明によれば、請求項1の発明において、A/D変換手段として、零クロスポイント判定手段の他、A/D変換器、分解能制御手段、及びレベルシフト手段を有し、A/D変換器が、入力信号を、クロック信号によりサンプリングし、分解能制御信号に従って分解能を変化させてデジタル信号に変換し

たものを第2のA/D変換信号として出力し、零クロスポイント判定手段が、入力信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して零クロスポイント近傍の期間として出力し、分解能制御手段が、A/D変換器で変換されるデジタル信号の分解能が、零クロスポイント近傍の期間の間、他の期間に較べて細かいものとなるような分解能制御信号をA/D変換器に出力し、レベルシフト手段が、A/D変換器で変換されたデジタル信号を、零クロスポイント近傍の期間における該デジタル信号の、上記分解能制御信号により上記分解能を細かくして拡大せしめられた値を、該分解能を細かくしなかったと仮定した場合の値にレベルシフトするようにして処理し、それを第1のA/D変換信号として出力するようにしたので、1つのA/D変換器を用いて、高精度で基準クロックを再生することが可能なクロック再生装置を得ることができる。

【0070】また、請求項5の発明によれば、請求項1の発明において、A/D変換手段として、零クロスポイント判定手段の他、A/D変換器、増幅手段、入力信号選択手段、及びレベルシフト手段を有し、増幅手段が、入力信号を所定の増幅率で増幅して出力し、A/D変換器が、入力信号選択手段から出力される信号を、クロック信号によりサンプリングしてデジタル信号に変換し、それを第2のA/D変換信号として出力し、零クロスポイント判定手段が、A/D変換器から出力されるA/D変換信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して零クロスポイント近傍の期間として出力し、入力信号選択手段が、零クロスポイント近傍の期間には増幅器の出力信号を、他の期間には入力信号を選択してA/D変換器に出力し、レベルシフト手段が、A/D変換器で変換されたデジタル信号を、零クロスポイント近傍の期間における該デジタル信号の、上記増幅器により拡大せしめられた値を、拡大せしめなかったと仮定した場合の値にレベルシフトするようにして処理し、それを第1のA/D変換信号として出力するようにしたので、分解能が固定である1つのA/D変換器を用いて、高精度で基準クロックを再生することが可能なクロック再生装置を得ることができる。

【0071】また、請求項6の発明によれば、請求項1の発明において、A/D変換手段として、零クロスポイント判定手段の他、A/D変換器、増幅手段、入力信号選択手段、及びレベルシフト手段を有し、増幅手段が、入力信号を所定の増幅率で増幅して出力し、A/D変換器が、入力信号選択手段から出力される信号を、クロック信号によりサンプリングしてデジタル信号に変換し、それを第2のA/D変換信号として出力し、零クロスポイント判定手段が、入力信号の零クロスポイントを含む該零クロスポイント近傍の期間を検出して零クロスポイント近傍の期間として出力し、入力信号選択手段が、零クロスポイント近傍の期間には増幅器の出力信号

を、他の期間には入力信号を選択してA/D変換器に出力し、レベルシフト手段が、A/D変換器で変換されたデジタル信号を、零クロスポイント近傍の期間における該デジタル信号の、上記増幅器により拡大せしめられた値を、拡大せしめなかったと仮定した場合の値にレベルシフトするようにして処理し、それを第1のA/D変換信号として出力するようにしたので、分解能が固定である1つのA/D変換器を用いて、高精度で基準クロックを再生することが可能なクロック再生装置を得ることができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1によるデータ再生装置におけるクロック再生装置の構成を示すブロック図である。

【図2】 図1のクロック再生装置の第1のA/D変換器の信号処理動作における入力信号と出力信号との関係を示す模式図である。

【図3】 図1のクロック再生装置の第1のA/D変換器の信号処理動作における位相誤差と出力信号との関係を示す波形図であって、再生データの値を示す図（図3(a)）、再生データの波形を示す図（図3(b)）、位相が合っている場合の再生クロックの波形を示す図（図3(c)）、再生クロックの位相が合っている場合の第1のA/D変換信号の波形を示す図（図3(d)）、位相が合っていない場合の再生クロックの波形を示す図（図3(e)）、及び再生クロックの位相が合っていない場合の第1のA/D変換信号の波形を示す図（図3(f)）である。

【図4】 図1のクロック再生装置の第2のA/D変換器の出力信号と第1のA/D変換器の出力信号との関係を示す波形図であって、入力信号と第1のA/D変換器、及び第2のA/D変換器の入力ダイナミックレンジとの関係を示す図（図4(a)）、再生クロックの波形を示す図（図4(b)）、第1のA/D変換信号の波形を示す図（図4(c)）、及び第2のA/D変換信号の波形を示す図（図4(d)）である。

【図5】 図1のクロック再生装置の零クロスポイント判定手段、及び第2の位相誤差算出手段の動作を示すタイミングチャートであって、再生クロックの波形を示す図（図5(a)）、第1のA/D変換信号の波形を示す図（図5(b)）、第2のA/D変換信号の波形を示す図（図5(c)）、零クロスポイント判定手段の出力である第2の制御信号の波形を示す図（図5(d)）、及び時間軸を示す図（図5(e)）である。

【図6】 本発明の実施の形態2によるデータ再生装置におけるクロック再生装置の構成を示すブロック図である。

【図7】 図6のクロック再生装置のA/D変換器で変換されるデジタル信号を部分的に拡大せしめる方法を示す図であって、基準電圧コントロール手段の構成を示すブロック図（図7(a)）、及びA/D変換器における

基準電圧の変化に対する入力レンジの変化を示すグラフ（図7(b)）である。

【図8】 図6のクロック再生装置のA/D変換器、及び基準電圧コントロール手段の動作を示すタイミングチャートであって、再生クロックの波形を示す図（図8(a)）、基準電圧が一定であると仮定した場合のA/D変換器の出力の波形を示す図（図8(b)）、実際のA/D変換器の出力の波形を示す図（図8(c)）、基準電圧コントロール手段が出力する基準電圧の波形を示す図（図8(d)）、及び時間軸を示す図（図8(e)）である。

【図9】 本発明の実施の形態3によるデータ再生装置におけるクロック再生装置の構成を示すブロック図である。

【図10】 図9のクロック再生装置の零クロスポイント判定手段、基準電圧コントロール手段、及びA/D変換器の動作を示すタイミングチャートであって、再生データの波形を示す図（図10(a)）、基準電圧の波形を示す図（図10(b)）、再生クロックの波形を示す図（図10(c)）、実際のA/D変換器の出力の波形を示す図（図10(d)）、及び基準電圧が一定であると仮定した場合のA/D変換器の出力の波形を示す図（図10(e)）である。

【図11】 本発明の実施の形態4によるデータ再生装置におけるクロック再生装置の構成を示すブロック図である。

【図12】 本発明の実施の形態5によるデータ再生装置におけるクロック再生装置の構成を示すブロック図である。

【図13】 従来のデータ再生装置におけるクロック再生装置の構成を示すブロック図である。

【図14】 記録密度が異なる記録データを再生した場合の再生データの波形を示すグラフである。

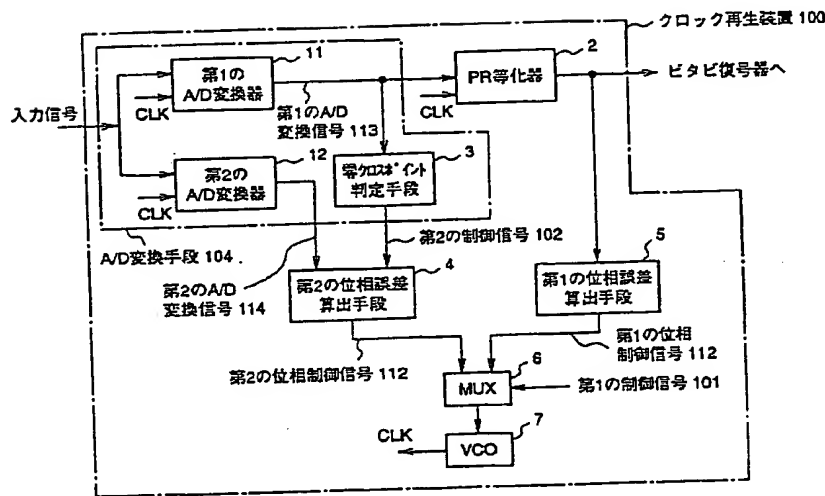
【符号の説明】

- 2 PR等化器
- 3 零クロスポイント判定手段
- 4 第2の位相誤差算出手段
- 5 第1の位相誤差算出手段
- 6 マルチプレクサ
- 7 電圧制御発信器
- 8 レベルシフト回路
- 9 基準電圧コントロール手段
- 11 第1のA/D変換器
- 12 第2のA/D変換器
- 13 A/D変換器
- 21 磁気記録媒体
- 22 自動増幅制御器及びローパスフィルタ
- 23 増幅器
- 61 第2のマルチプレクサ
- 100 クロック再生装置

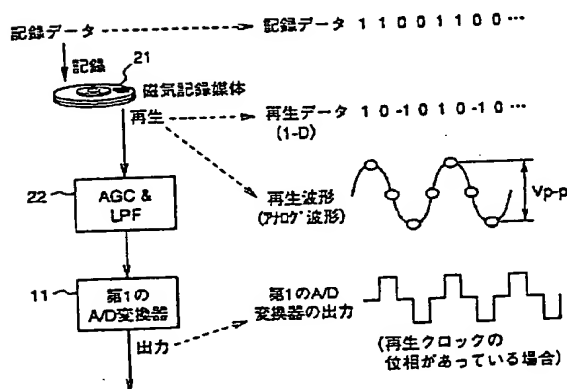
101 第1の制御信号
 102 第2の制御信号
 103 基準電圧
 104 A/D変換手段
 110 A/D変換信号
 111 第1の位相制御信号
 112 第2の位相制御信号

113 第1のA/D変換信号
 114 第2のA/D変換信号
 115 部分拡大A/D変換信号
 CLK 再生クロック
 I 定電流源
 R1, R1 抵抗
 S スイッチ

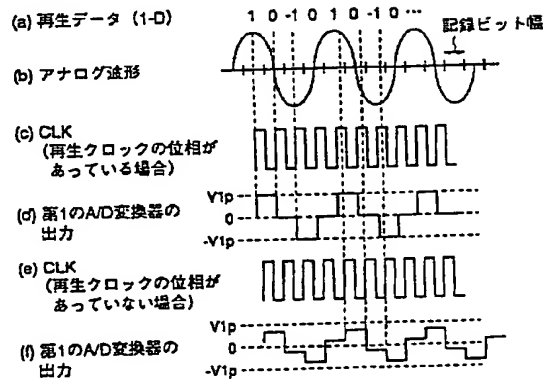
【図1】



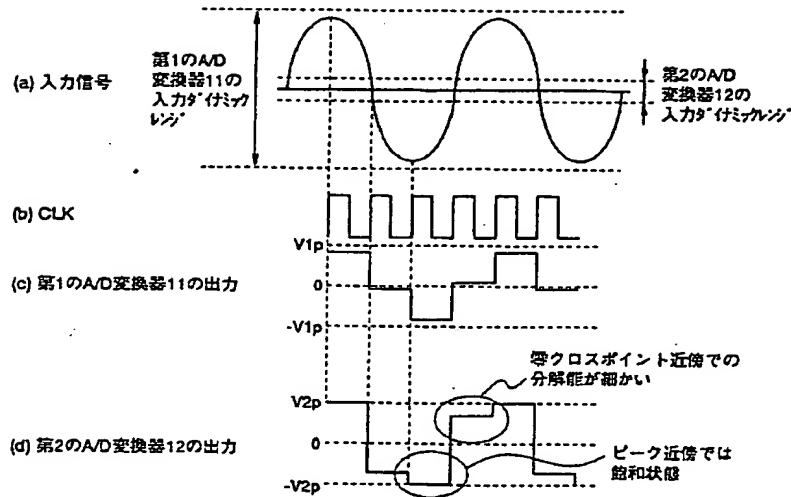
【図2】



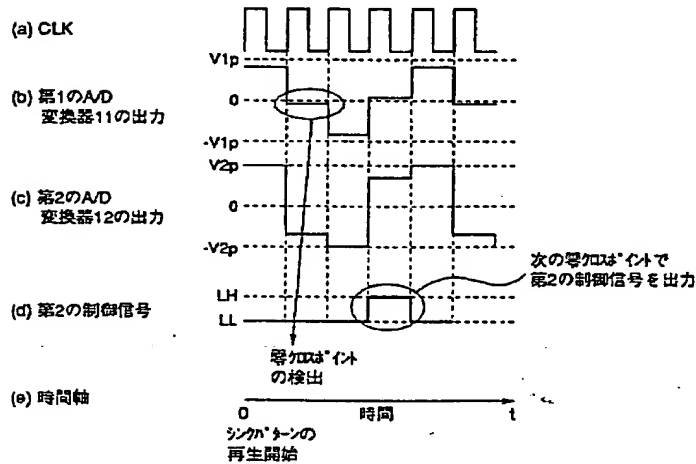
【図3】



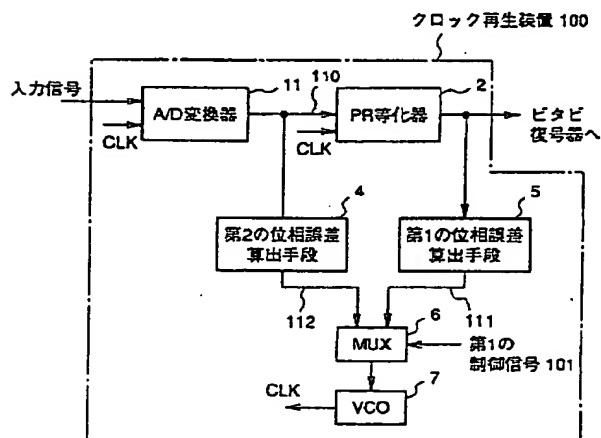
【図 4】



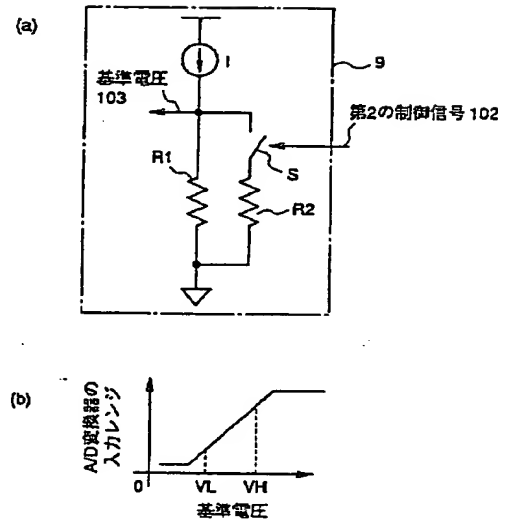
【図 5】



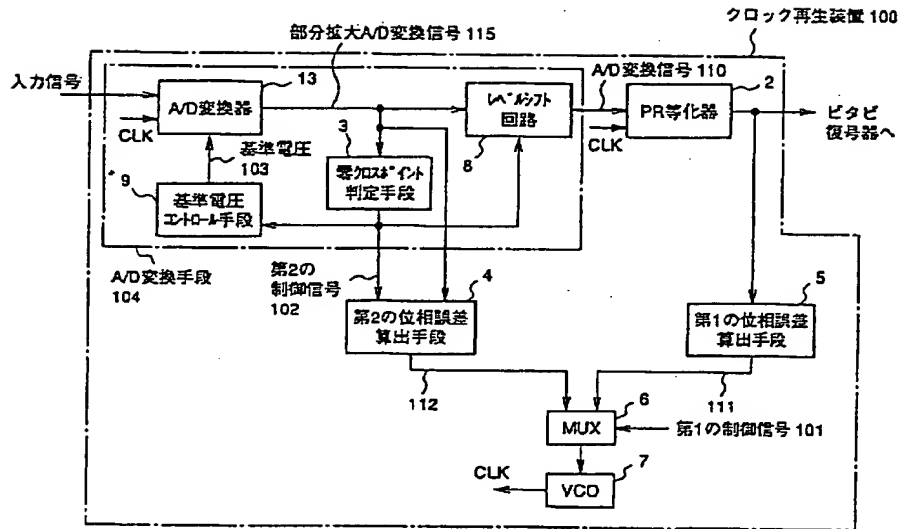
【図 13】



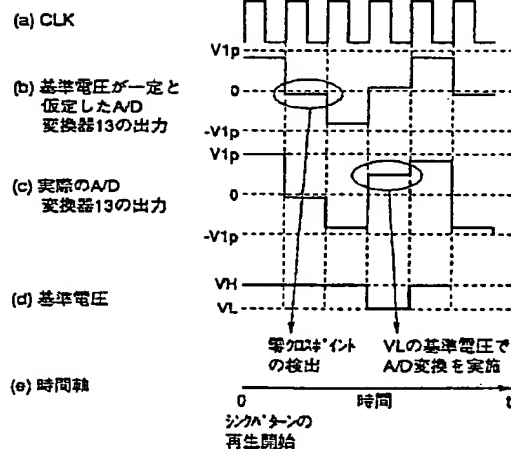
【図 7】



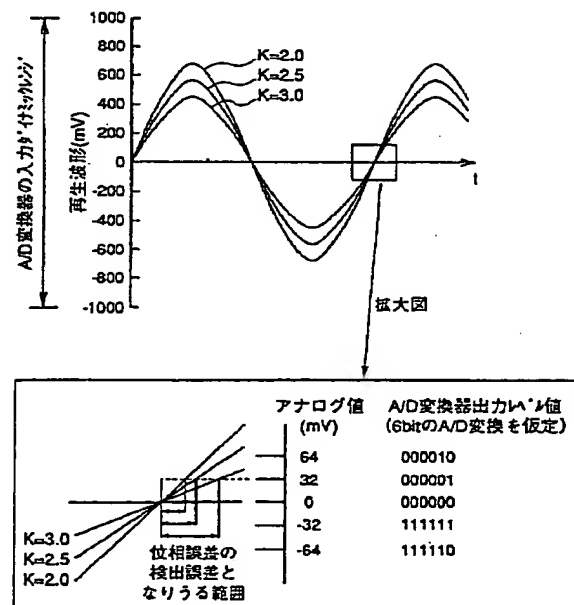
【図6】



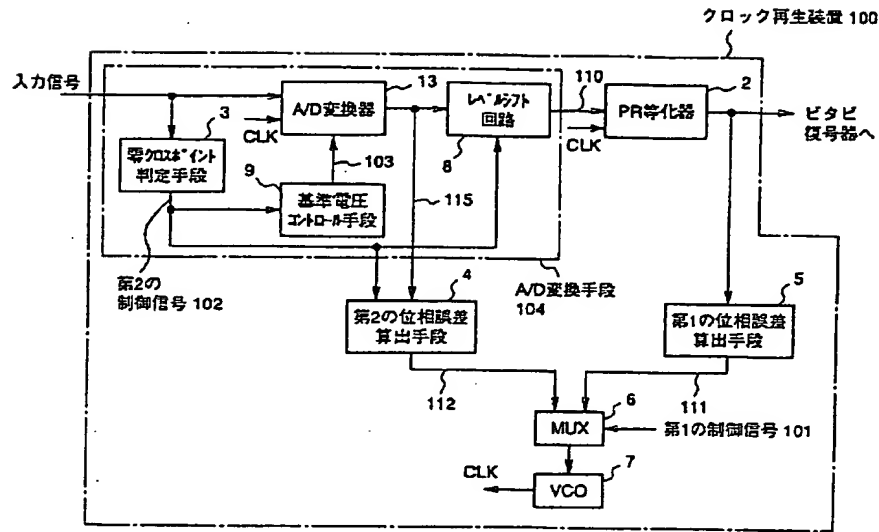
【図8】



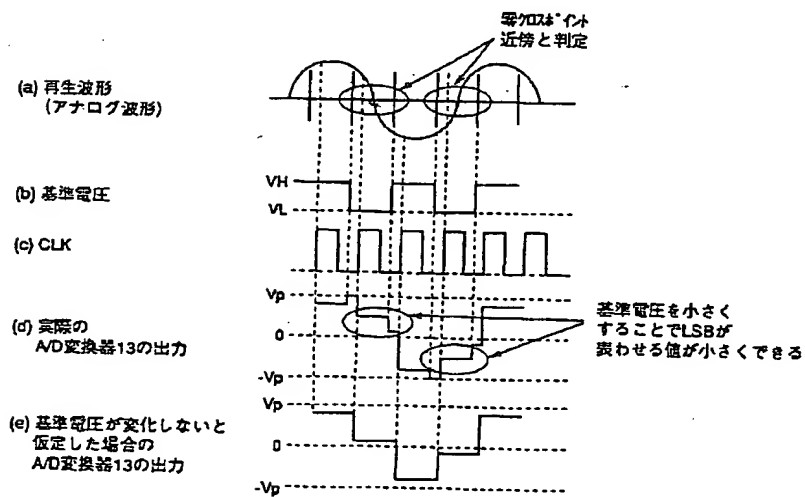
【図14】



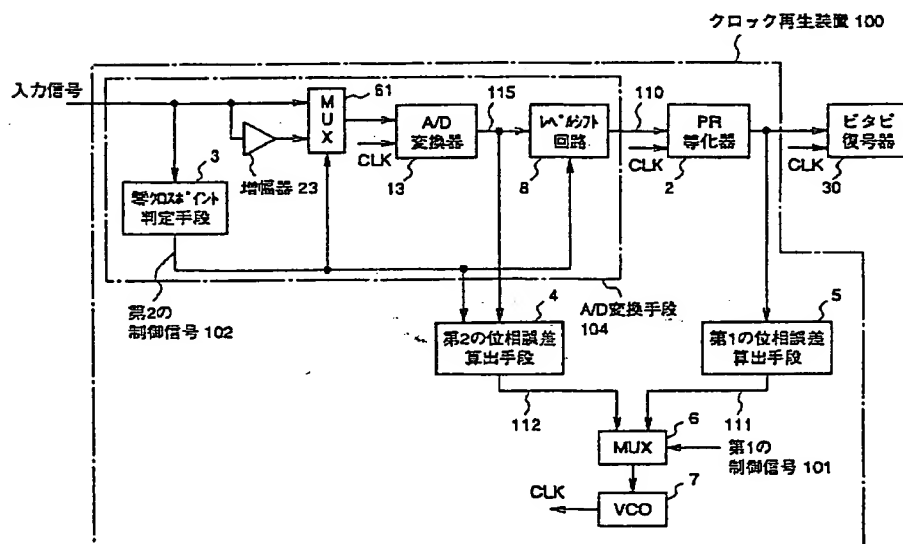
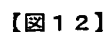
【図 9】



【図 10】



クロック再生装置 100



(72) 発明者 山元 隆
大阪府門真市大字門真1006番地 松下電器
産業株式会社内